

TL3474、TL3474A 高压摆率、单电源运算放大器

1 特性

- 低偏移：A 级为 3mV (最大值)
- 宽增益带宽积：4.5MHz
- 宽范围单电源工作：4V 至 36V
- 宽输入共模范围包括接地 (V_{CC-})
- 输出短路保护
- MC33074/A 和 MC34074/A 的替代选择

2 应用

- [多路复用数据采集系统](#)
- [测试和测量设备](#)
- [ADC 驱动器放大器](#)
- [SAR ADC 基准缓冲器](#)
- [可编程逻辑控制器](#)
- [低侧电流检测](#)

3 说明

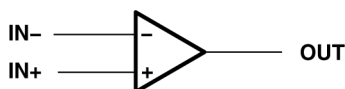
TL3474 和 TL3474A 运算放大器采用优质、低成本双极性制造工艺，并融入卓越的设计理念。这些器件提供 4.5MHz 的增益带宽积。尽管 TL3474 和 TL3474A 可通过双电源供电，但这些器件适用于单电源供电，因为共模输入电压范围包括接地电势 (V_{CC-})。这些器件可提供高输入电阻、低输入偏移电压和高增益。低成本的 TL3474 可很好地替代 MC34074/A 和 MC33074/A 运算放大器。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TL3474	D (SOIC , 14)	8.65mm × 6.00mm
	PW (TSSOP , 14)	5.00mm × 6.40mm
	N (PDIP , 14)	19.30mm × 9.40mm

(1) 有关更多信息，请参阅 [机械、封装和可订购信息](#)。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



符号 (每个放大器)



内容

1 特性.....	1	5.6 旧裸片到新裸片的切换.....	9
2 应用.....	1	6 器件和文档支持.....	10
3 说明.....	1	6.1 接收文档更新通知.....	10
4 引脚配置和功能.....	3	6.2 支持资源.....	10
5 规格.....	4	6.3 商标.....	10
5.1 绝对最大额定值.....	4	6.4 静电放电警告.....	10
5.2 建议运行条件.....	4	6.5 术语表.....	10
5.3 电气特性.....	5	7 修订历史记录.....	10
5.4 工作特性.....	6	8 机械、封装和可订购信息.....	11
5.5 典型特性.....	7		

4 引脚配置和功能

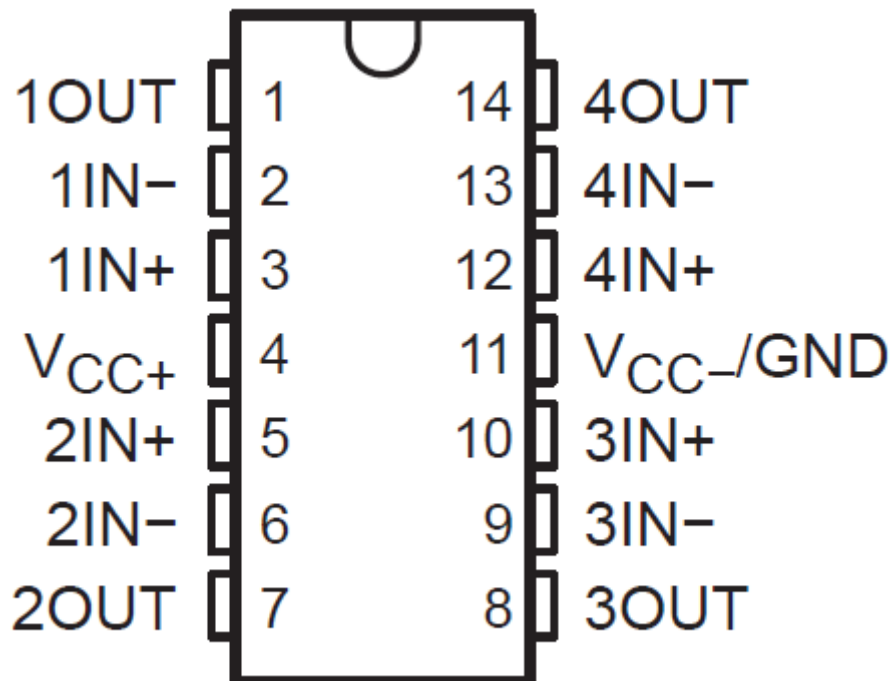


图 4-1. D、N 或 PW 封装
顶视图

表 4-1. 引脚功能：TL3474

引脚		类型 ⁽¹⁾	说明
名称	编号		
1OUT	1	O	输出通道 1
1IN -	2	I	反相输入通道 1
1IN+	3	I	同相输入通道 1
VCC+	4	—	正输入电源电压
2IN+	5	I	同相输入通道 2
2IN -	6	I	反相输入通道 2
2OUT	7	O	输出通道 2
3OUT	8	O	输出通道 3
3IN -	9	I	反相输入通道 3
3IN+	10	I	同相输入通道 3
VCC - / GND	11	—	负输入电源电压或接地
4IN+	12	I	同相输入通道 4
4IN -	13	I	反相输入通道 4
4OUT	14	O	输出通道 4

(1) I = 输入，O = 输出

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) (1)

			最小值	最大值	单位
	电源电压(2)	V_{CC+}		18	V
		V_{CC-}		-18	
V_{ID}	差动输入电压(3)		-36	36	V
V_I	输入电压	任意输入	V_{CC-}	V_{CC+}	
I_I	输入电流	每路输入	-1	1	mA
I_O	输出电流		-80	80	mA
	流入 V_{CC+} 的总电流			80	mA
	流出 V_{CC-} 的总电流			80	mA
	短路电流的持续时间 ($\leq 25^{\circ}\text{C}$) (4)			无限	
θ_{JA}	封装热阻抗(5) (6)	D 封装		86	$^{\circ}\text{C}/\text{W}$
		N 封装		80	
		PW 封装		113	
T_J	工作虚拟结温			150	$^{\circ}\text{C}$
	10 秒内距离外壳 1.6mm (1/16 英寸) 的引线温度			260	$^{\circ}\text{C}$
T_{stg}	贮存温度		-65	150	$^{\circ}\text{C}$

- (1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议的工作条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用, 器件可能不会完全正常运行, 这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 除差分电压外的所有电压值均以 V_{CC+} 和 V_{CC-}/GND 之间的中间点为参考基准。
- (3) 差分电压是指同相输入端上相对于反相输入端的电压。当输入低于 $V_{CC-} - 0.3\text{V}$ 时, 输入电流可能会过大。
- (4) 输出端可能短路至任一电源。限制温度和电源电压, 以确保不超过最大额定功耗。
- (5) 最大功耗是与 $T_{J(\text{max})}$ 、 θ_{JA} 和 T_A 相关的函数。在任何允许的环境温度下, 允许的最大功耗为 $P_D = (T_{J(\text{max})} - T_A) / \theta_{JA}$ 。在 150°C 的绝对最大 T_J 下运行可能会影响可靠性。
- (6) 封装热阻抗根据 JESD 51-7 计算。

5.2 建议运行条件

			最小值	最大值	单位
$V_{CC\pm}$	电源电压		4	36	V
V_{IC}	共模输入电压	$V_{CC} = 5\text{V}$	0	2.8	V
		$V_{CC\pm} = \pm 15\text{V}$	-15	12.8	
T_A	自然通风条件下的工作温度	TL3474C、TL3474AC	0	70	$^{\circ}\text{C}$
		TL3474I、TL3474AI	-40	105	

5.3 电气特性

在指定自然通风温度下, $V_{CC\pm} = \pm 15V$ (除非另有说明)

参数		测试条件		T _A	TL3474			TL3474A			单位
					最小值	典型值 (1)	最大值	最小值	典型值 †	最大值	
V _{IO}	输入偏移电压	V _{IC} = 0 , V _O = 0 , R _S = 50 Ω	V _{CC} = 5V	25°C	1.5 10		1.5 3		mV		
				25°C	1.0 10		1.0 3				
			V _{CC} = ±15V	完整范围 (2)	12		5				
a _{VIO}	输入失调电压的温度系数		V _{CC} = ±15V	完整范围 (2)	10		10		μ V/°C		
I _{IO}	输入失调电流		V _{CC} = ±15V	25°C	0.01 75		0.01 75		nA		
				完整范围 (2)	300		0.01				
I _{IB}	输入偏置电流		V _{CC} = ±15V	25°C	0.01 500		0.01 500		nA		
				完整范围 (2)	700		0.01				
V _{ICR}	共模输入电压范围	R _S = 50 Ω	25°C	-15 到 12.8			-15 到 12.8		V		
			完整范围 (2)	-15 到 12.8			-15 到 12.8				
V _{OH}	高电平输出电压	V _{CC+} = 5V , V _{CC-} = 0 ,	25°C	3.7 4.8	3.7 4.8		3.7 4.8		V		
		R _L = 2k Ω									
		R _L = 10k Ω	25°C	13.6 14.8	13.6 14.8						
		R _L = 2k Ω	完整范围 (2)	13.4	13.4						
V _{OL}	低电平输出电压	V _{CC+} = 5V , V _{CC-} = 0 ,	25°C	0.005 0.3		0.005 0.3		V			
		R _L = 2k Ω									
		R _L = 10k Ω	25°C	-14.8 -14.3	-14.8 -14.3						
		R _L = 2k Ω	完整范围 (2)	-13.5		-13.5					
A _{VD}	大信号差分电压放大	V _O = ±10V , R _L = 2k Ω		25°C	25 100	25 100		V/mV			
				完整范围 (2)	20	20					
I _{OS}	短路输出电流	供电方 : V _{ID} = 1 V ,	V _O = 0	25°C	-10 -75	-10 -75		mA			
		灌电流 : V _{ID} = -1 V ,			V _O = 0	20 75	20 27				
CMRR	共模抑制比	V _{IC} = V _{ICR} (最小值) ,	R _S = 50 Ω	25°C	65 97	80 97		dB			
k _{SVR}	电源电压抑制比 (Δ V _{CC±} / Δ V _{IO})	V _{CC±} = ±13.5 V 至 ±16.5 V ,		25°C	70 97	70 97		dB			
		R _S = 100 Ω									

5.3 电气特性 (续)

在指定自然通风温度下, $V_{CC\pm} = \pm 15V$ (除非另有说明)

参数		测试条件		T _A	TL3474			TL3474A			单位	
					最小值	典型值 ⁽¹⁾	最大值	最小值	典型值 [†]	最大值		
I _{CC}	电源电流 (每个通道)	V _O = 0	无负载	25°C		0.56	4.5		0.56	4.5	mA	
				完整范围 ⁽²⁾			5.5		5.5			
		V _{CC+} = 5V, V _O = 2.5V		25°C			4.5			4.5		
		V _{CC-} = 0, No load										

(1) 所有典型值均在 $T_A=25^\circ\text{C}$ 下测得。

(2) 对于 TL3474C、TL3474AC 器件, 完整范围为 0°C 至 70°C , 对于 TL3474I、TL3474AI 器件, 完整范围为 -40°C 至 105°C 。

5.4 工作特性

$V_{CC\pm} = \pm 15V$, $T_A = 25^\circ\text{C}$

参数		测试条件		TL3474			TL3474A			单位
				最小值	典型值	最大值	最小值	典型值	最大值	
SR+	正压摆率	V _I = -10V 至 10V , R _L = 2k Ω , C _L = 300pF	A _V = 1	8	10		8	10		V/ μ s
SR-	负压摆率		A _V = -1		13			13		
	微小信号压摆率	V _I = -0.1V 至 0.1V			0.5			0.5		V/ μ s
t _s	趋稳时间	A _{VD} = -1 , 10V 阶跃	达 0.1%		2			2		μ s
			达 0.01%		2.5			2.5		
V _n	等效输入噪声电压	f = 1kHz ,	R _S = 100 Ω		10.8			10.8		nV/ √ Hz
I _n	等效输入噪声电流	f = 1kHz			2			2		fA/ √ Hz
THD	总谐波失真	V _{O(PP)} = 2V 至 20V , R _L = 2k Ω ,		0.02			0.02			%
		A _{VD} = 10 , f = 10kHz								
GBW	增益带宽积	f = 100kHz			4.5			4.5		MHz
BW	功率带宽	V _{O(PP)} = 20V , R _L = 2k Ω ,		85			85			kHz
		A _{VD} = 1 , THD = 5.0%								
φ _m	相位裕度	R _L = 2k Ω ,	C _L = 0		70			70		度
		R _L = 2k Ω ,	C _L = 300pF		50			50		
	增益裕度	R _L = 2k Ω ,	C _L = 0		12			12		dB
		R _L = 2k Ω ,	C _L = 300pF		4			4		
r _i	差分输入电阻	V _{IC} = 0			540			540		G Ω
C _i	输入电容	V _{IC} = 0			10			10		pF
	通道隔离	f = 10kHz			101			101		dB
Z _o	开环输出阻抗	f = 1MHz ,	A _V = 1		525			525		Ω

5.5 典型特性

$T_A = 25^\circ\text{C}$ (除非另有说明)

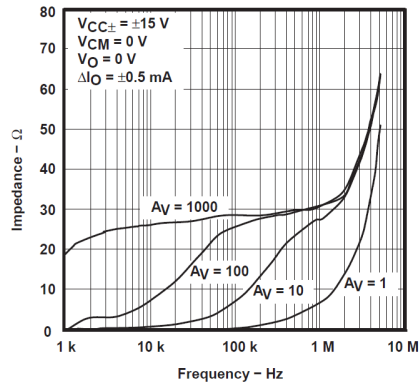


图 5-1. 输出阻抗与频率间的关系, 旧裸片

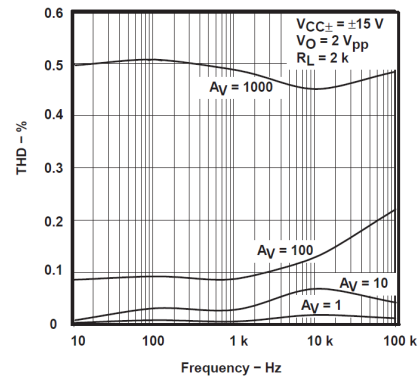


图 5-2. 总谐波失真与频率间的关系, 旧裸片

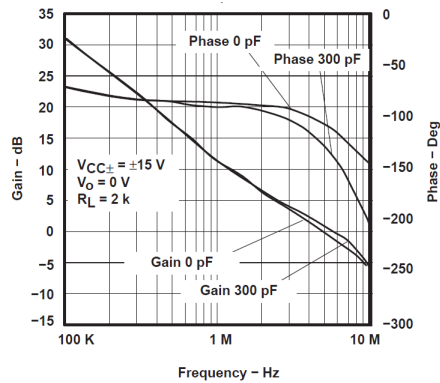


图 5-3. 增益和相位与频率间的关系, 旧裸片

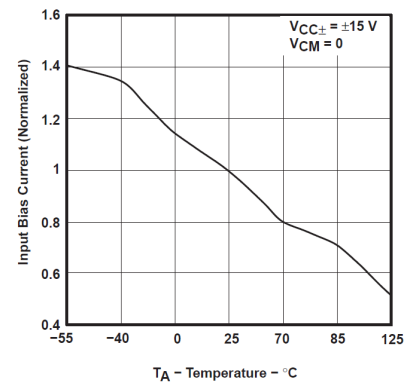


图 5-4. 归一化输入偏置电流与温度间的关系, 旧裸片

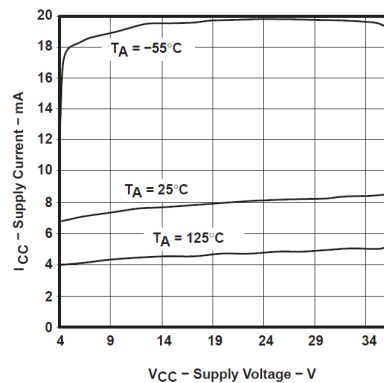


图 5-5. 电源电流与电源电压间的关系, 旧裸片

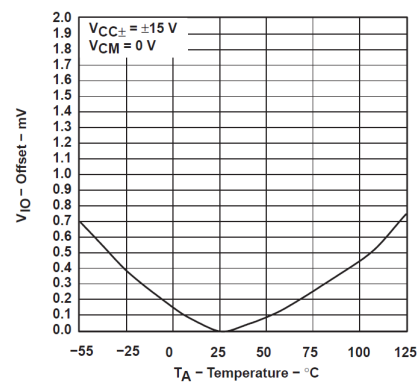


图 5-6. 偏移电压漂移与温度间的关系, 旧裸片

5.5 典型特性 (续)

$T_A = 25^\circ\text{C}$ (除非另有说明)

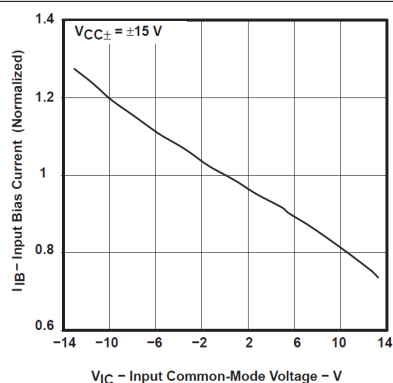


图 5-7. 归一化输入偏置电流与输入共模电压间的关系, 旧裸片

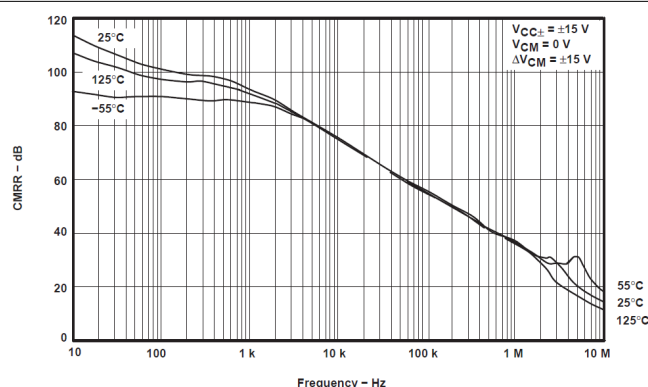


图 5-8. 共模抑制与频率之间的关系, 旧裸片

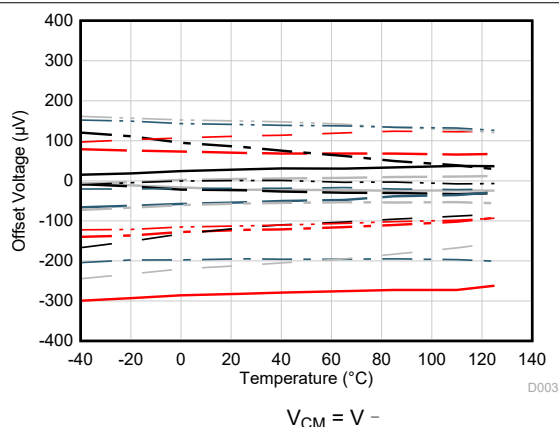


图 5-9. 偏移电压与温度间的关系, 新裸片

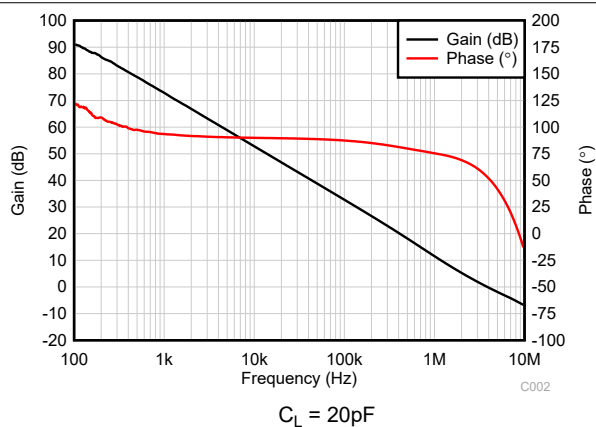


图 5-10. 开环增益和相位与频率间的关系 (新裸片)

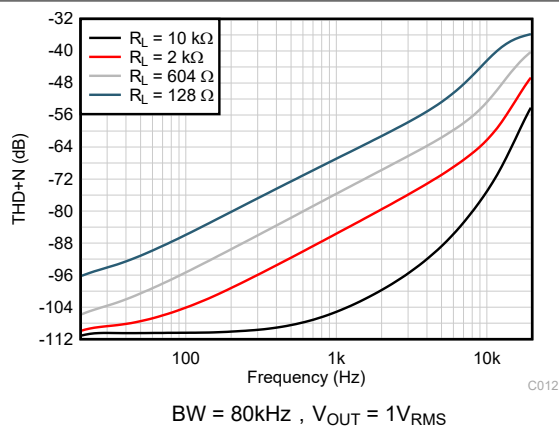


图 5-11. THD+N 比与频率间的关系 (新裸片)

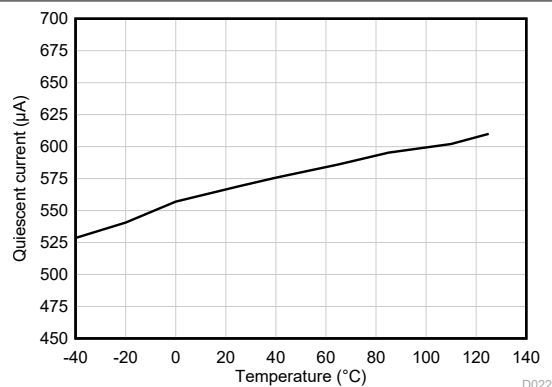


图 5-12. 静态电流与温度间的关系, 新裸片

5.5 典型特性 (续)

$T_A = 25^\circ\text{C}$ (除非另有说明)

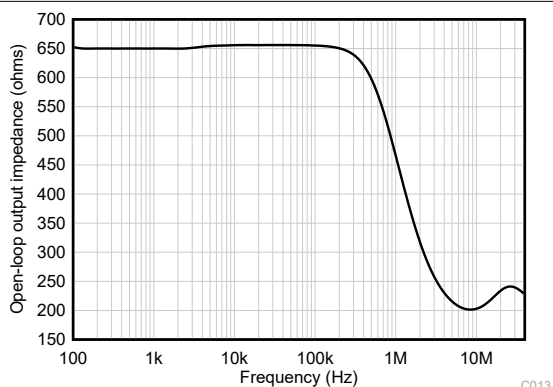


图 5-13. 开环输出阻抗与频率间的关系 (新裸片)

5.6 旧裸片到新裸片的切换

截至本数据表修订版 C 发布时，德州仪器 (TI) 已将 TL3474 的裸片制造转移到了一个现代制造厂。本文档中将两个不同的裸片称为“旧”（前一个制造基地）和“新”裸片（当前制造基地）。芯片原点可以与发货信息中的“芯片源来源” (CSO) 参数分开。旧裸片 CSO 为“SHE”，而新裸片 CSO 为“RFB”。本数据表中保留了旧裸片信息，用于进行比较，但所有新制造工艺都转移到了新裸片上。

6 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发设计的工具和软件。

6.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

6.2 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

6.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

6.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

6.5 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

7 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (July 2003) to Revision C (June 2026)	Page
• 更改了数据表的结构和组织形式。添加、更新或重命名了以下各个部分：特性、应用、说明、绝对最大额定值、建议运行条件、旧裸片到新裸片的切换、器件和文档支持；机械、封装和可订购信息.....	1
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 将宽增益带宽积从 4MHz 更改为 4.5MHz.....	1
• 删除了高压摆率：13V/μs.....	1
• 删除了 1.1 μs 至 0.1% 的快速稳定时间.....	1
• 删除了低总谐波失真 0.02%.....	1
• 删除了大电容驱动能力：10,000pF.....	1
• 更新了 <i>说明</i> 部分中的 <i>封装信息</i> 表.....	1
• 将 TL3474A 的输入偏移电流典型值最大值从 6nA 更改为 0.01nA.....	5
• 将 TL3474A 的输入偏置电流典型值最大值从 100nA 更改为 0.01nA.....	5
• 将高电平输出电压典型值从 4V 更改为 4.8V，从 14V 更改为 14.8V.....	5
• 将低电平输出电压典型值从 0.1V 更改为 0.005V.....	5
• 将电源电流典型值从 3.5mA 更改为 0.56mA.....	5
• 将短路输出电流典型值从 -34mA 更改为 -75mA，从 27mA 更改为 75mA.....	5
• 删除了在整个范围内和 VCC 5V 条件下的电源电流典型值.....	5
• 将设置时间从 1.1 μs 更改为 2 μs.....	6
• 将等效输入噪声电压从 49nV/√Hz 更改为 10.8nV/√Hz.....	6

• 将等效输入噪声电流从 $0.22\text{pA}/\sqrt{\text{Hz}}$ 更改为 $2\text{fA}/\sqrt{\text{Hz}}$	6
• 将增益带宽积从 4MHz 更改为 4.5MHz.....	6
• 将功率带宽从 160kHz 更改为 85kHz.....	6
• 将输入电容从 2.5pF 更改为 10pF.....	6
• 将开环输出阻抗从 20Ω 更改为 525Ω	6
• 添加了微小信号压摆率 $0.5\text{V}/\mu\text{s}$	6
• 新增了图 5-9 至图 5-13	7

8 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TL3474ACD	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	0 to 70	TL3474A
TL3474ACDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TL3474A
TL3474ACDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TL3474A
TL3474ACN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TL3474ACN
TL3474ACN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TL3474ACN
TL3474ACPW	Obsolete	Production	TSSOP (PW) 14	-	-	Call TI	Call TI	0 to 70	T3474A
TL3474ACPWR	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	T3474A
TL3474ACPWR.A	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	T3474A
TL3474AID	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 105	TL3474AI
TL3474AIDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	TL3474AI
TL3474AIDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	TL3474AI
TL3474AIDRG4	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	TL3474AI
TL3474AIDRG4.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	TL3474AI
TL3474AIN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 105	TL3474AIN
TL3474AIN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 105	TL3474AIN
TL3474AIPWR	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	Z3474A
TL3474AIPWR.A	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	Z3474A
TL3474CD	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	0 to 70	TL3474C
TL3474CDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TL3474C
TL3474CDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TL3474C
TL3474CN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TL3474CN
TL3474CN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TL3474CN
TL3474CPW	Obsolete	Production	TSSOP (PW) 14	-	-	Call TI	Call TI	0 to 70	T3474
TL3474CPWR	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	0 to 70	T3474
TL3474CPWR.A	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	T3474
TL3474ID	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 105	TL3474I
TL3474IDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	TL3474I
TL3474IDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	TL3474I
TL3474IN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 105	TL3474IN

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TL3474IN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 105	TL3474IN
TL3474IPW	Obsolete	Production	TSSOP (PW) 14	-	-	Call TI	Call TI	-40 to 105	Z3474
TL3474IPWR	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 105	Z3474
TL3474IPWR.A	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	Z3474

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

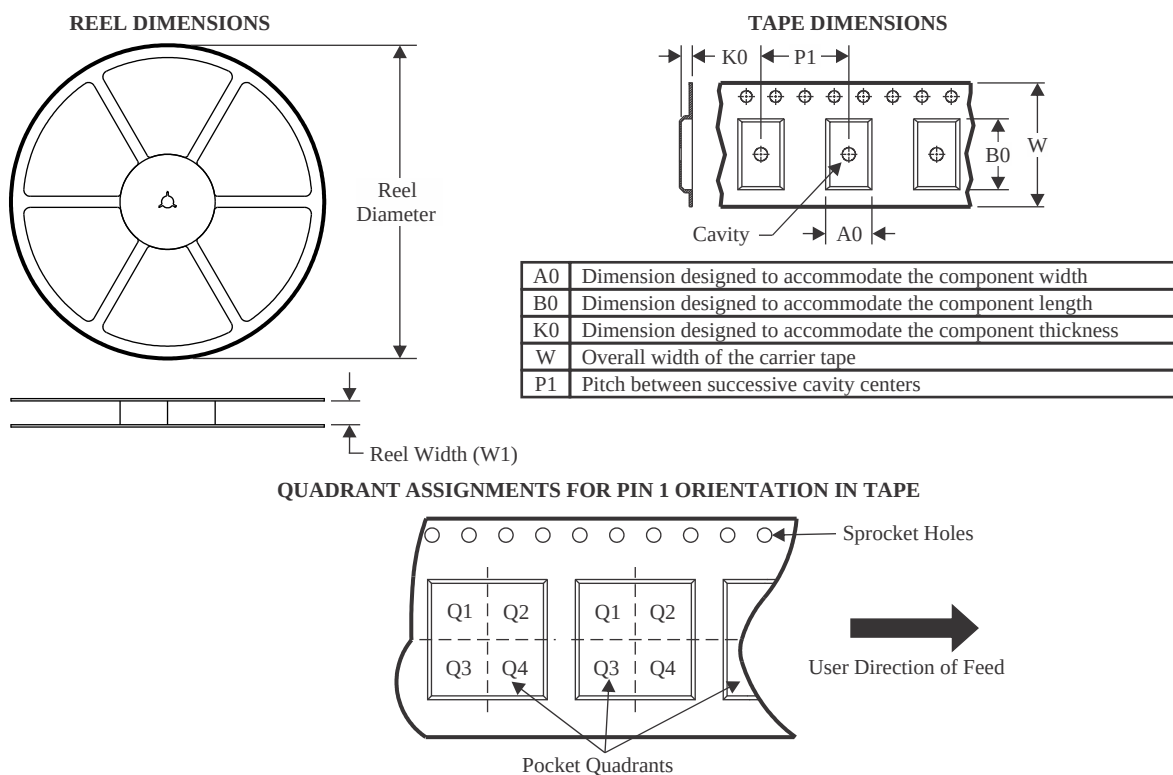
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

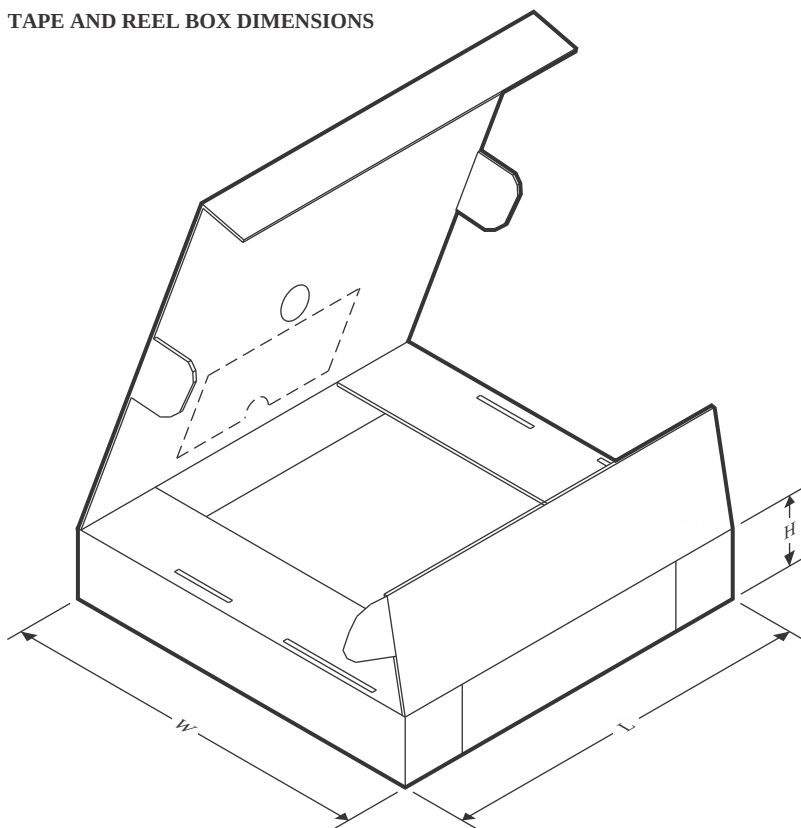
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TL3474ACDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TL3474ACPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TL3474ACPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TL3474AIDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TL3474AIDRG4	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TL3474AIPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TL3474AIPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TL3474CDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TL3474CPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TL3474IDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TL3474IPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TL3474IPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TL3474IPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

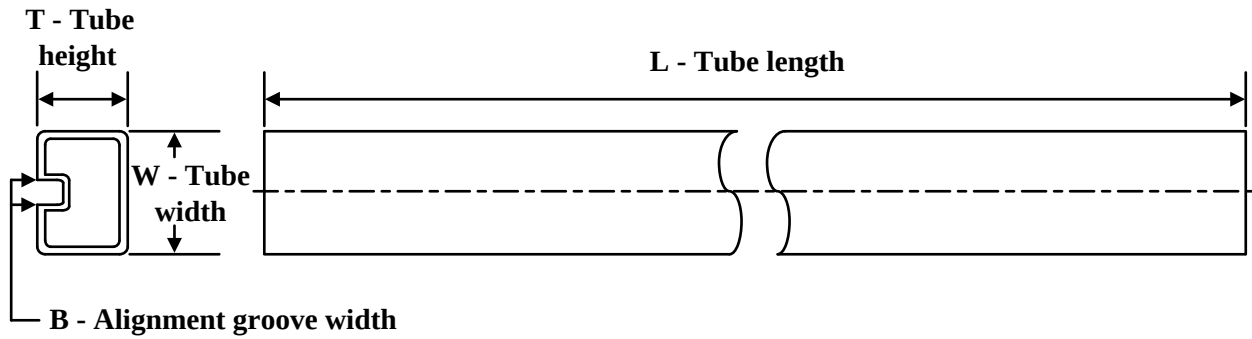
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

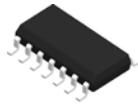
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TL3474ACDR	SOIC	D	14	2500	340.5	336.1	32.0
TL3474ACPWR	TSSOP	PW	14	2000	353.0	353.0	32.0
TL3474ACPWR	TSSOP	PW	14	2000	353.0	353.0	32.0
TL3474AIDR	SOIC	D	14	2500	353.0	353.0	32.0
TL3474AIDRG4	SOIC	D	14	2500	353.0	353.0	32.0
TL3474AIPWR	TSSOP	PW	14	2000	353.0	353.0	32.0
TL3474AIPWR	TSSOP	PW	14	2000	353.0	353.0	32.0
TL3474CDR	SOIC	D	14	2500	353.0	353.0	32.0
TL3474CPWR	TSSOP	PW	14	2000	356.0	356.0	35.0
TL3474IDR	SOIC	D	14	2500	353.0	353.0	32.0
TL3474IPWR	TSSOP	PW	14	2000	353.0	353.0	32.0
TL3474IPWR	TSSOP	PW	14	2000	356.0	356.0	35.0
TL3474IPWR	TSSOP	PW	14	2000	353.0	353.0	32.0

TUBE

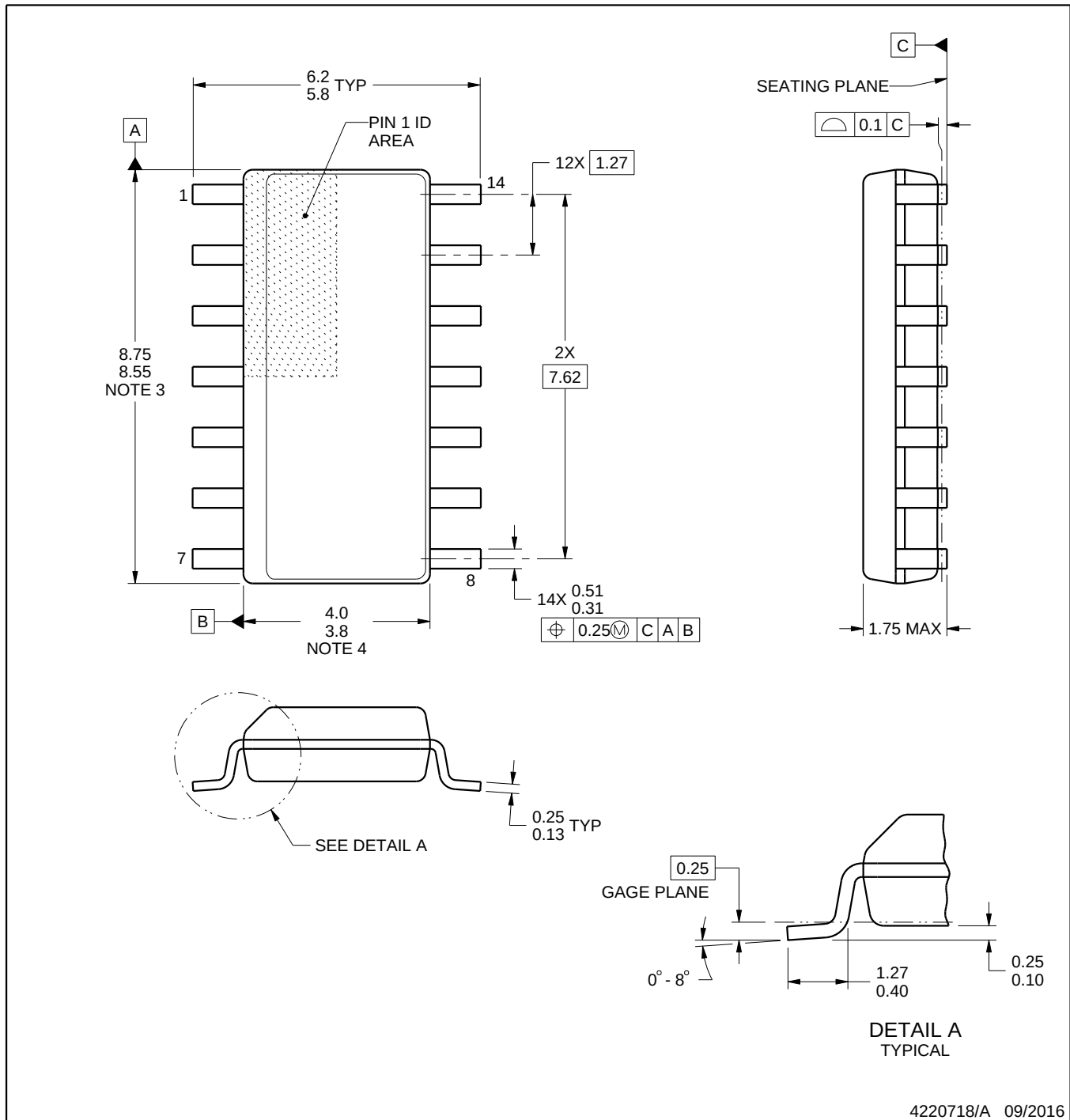


*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
TL3474ACN	N	PDIP	14	25	506	13.97	11230	4.32
TL3474ACN.A	N	PDIP	14	25	506	13.97	11230	4.32
TL3474AIN	N	PDIP	14	25	506	13.97	11230	4.32
TL3474AIN.A	N	PDIP	14	25	506	13.97	11230	4.32
TL3474CN	N	PDIP	14	25	506	13.97	11230	4.32
TL3474CN.A	N	PDIP	14	25	506	13.97	11230	4.32
TL3474IN	N	PDIP	14	25	506	13.97	11230	4.32
TL3474IN.A	N	PDIP	14	25	506	13.97	11230	4.32

D0014A**PACKAGE OUTLINE****SOIC - 1.75 mm max height**

SMALL OUTLINE INTEGRATED CIRCUIT

**NOTES:**

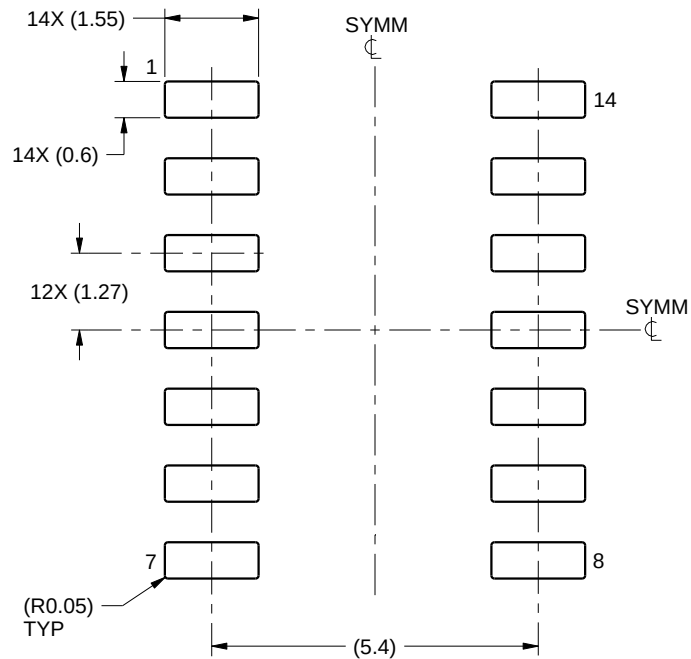
1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.

EXAMPLE BOARD LAYOUT

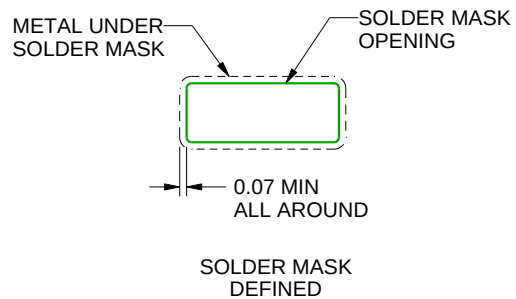
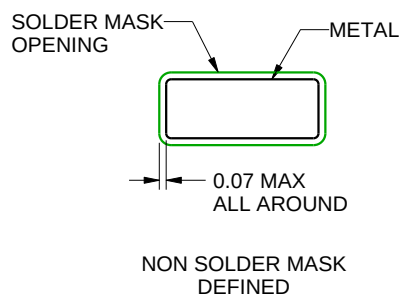
D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

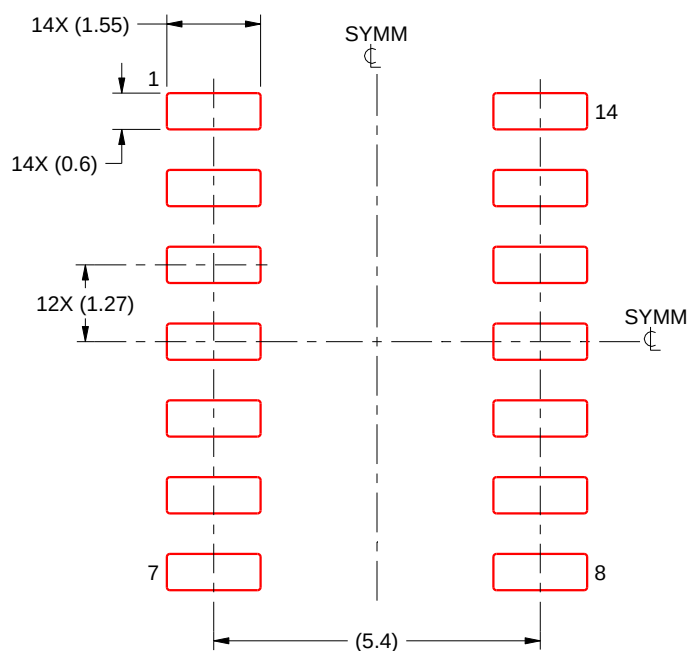
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4220718/A 09/2016

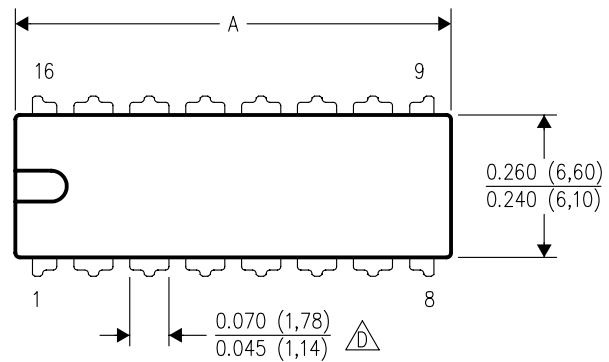
NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

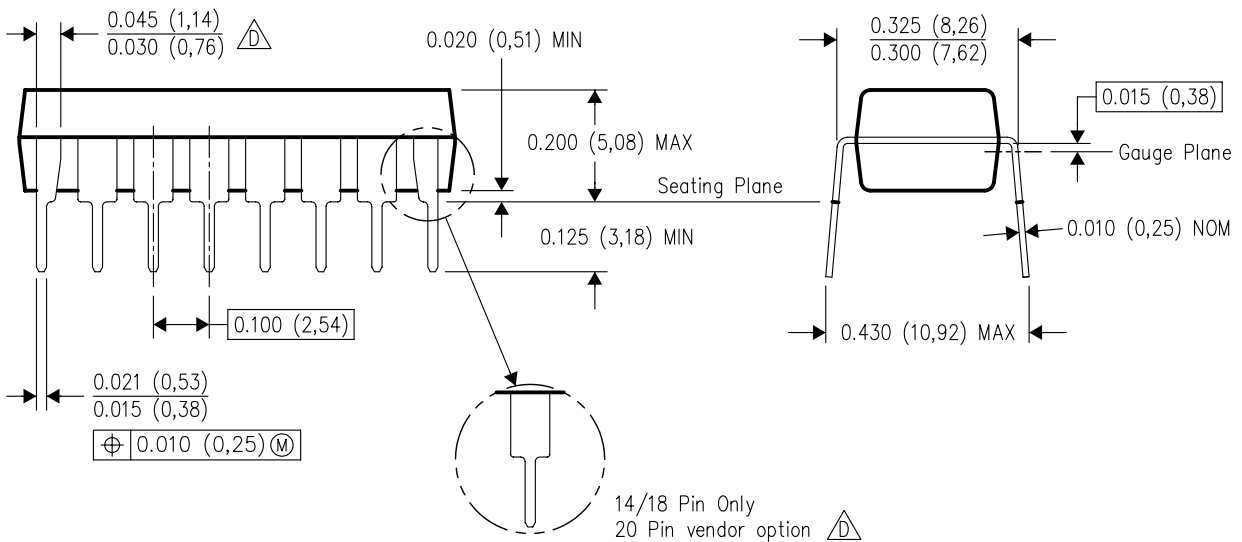
N (R-PDIP-T**)

16 PINS SHOWN

PLASTIC DUAL-IN-LINE PACKAGE



PINS **	14	16	18	20
DIM				
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS-001 VARIATION	AA	BB	AC	AD



14/18 Pin Only
20 Pin vendor option

4040049/E 12/2002

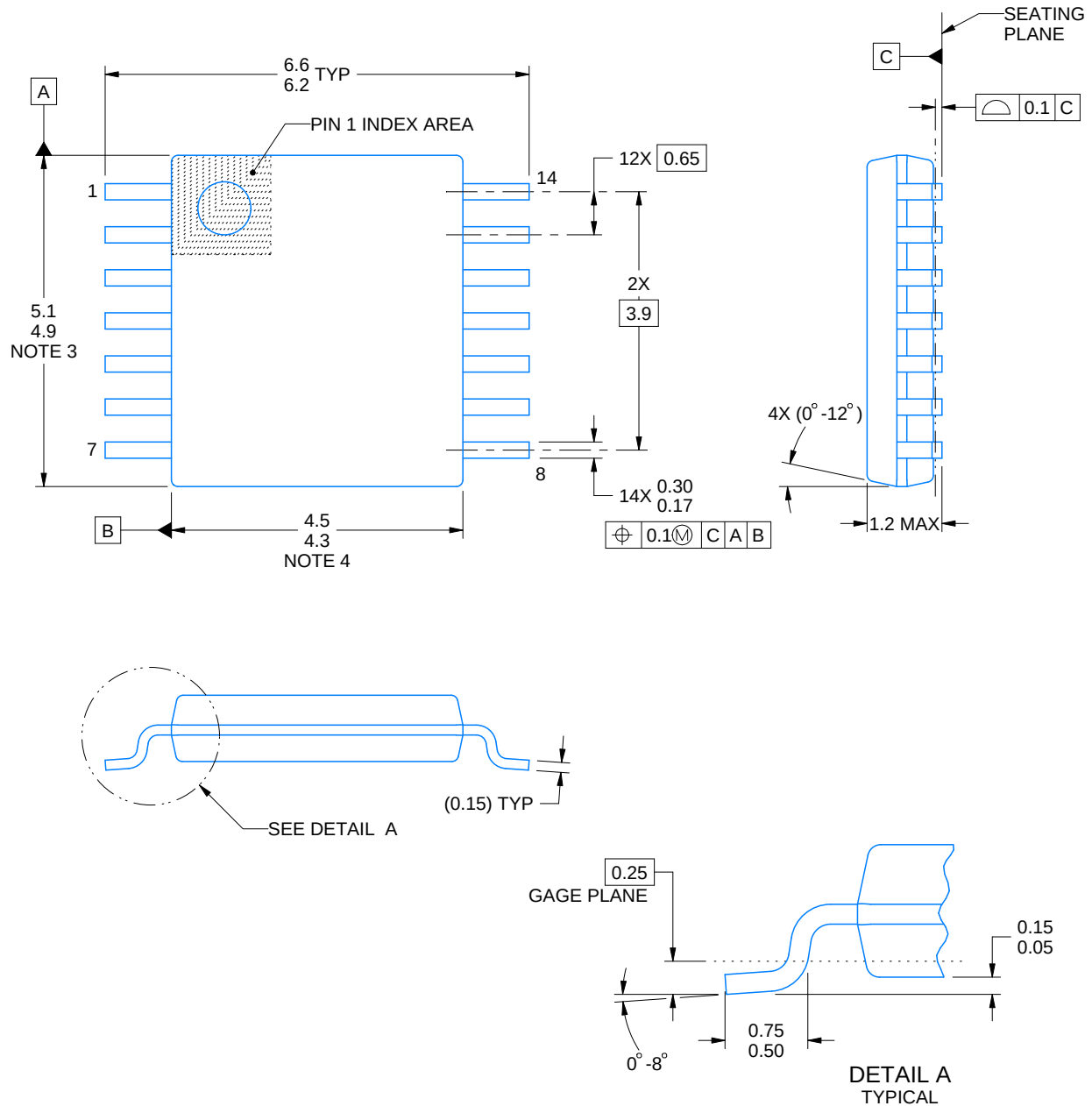
- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
 - The 20 pin end lead shoulder width is a vendor option, either half or full width.

PW0014A

PACKAGE OUTLINE

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



4220202/B 12/2023

NOTES:

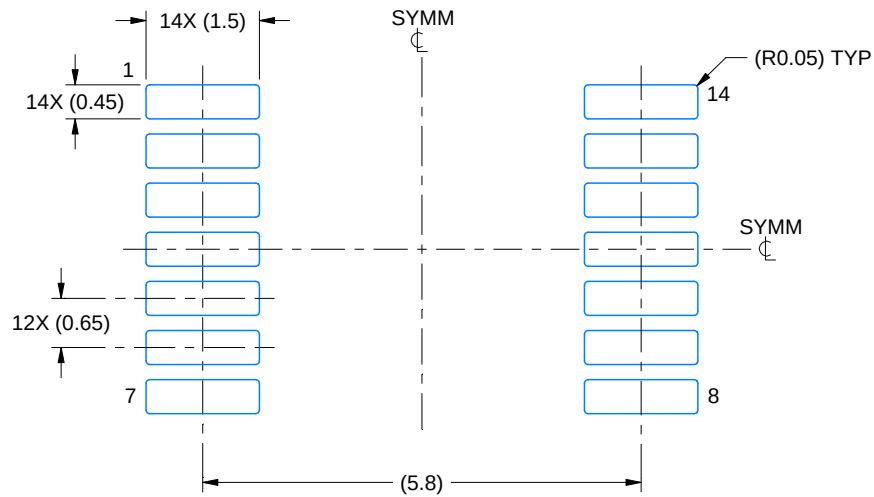
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

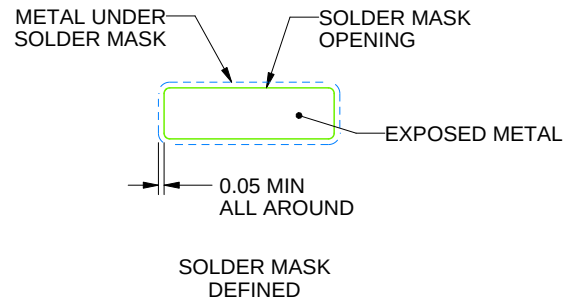
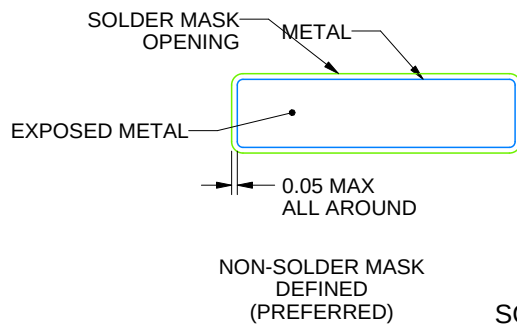
PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220202/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

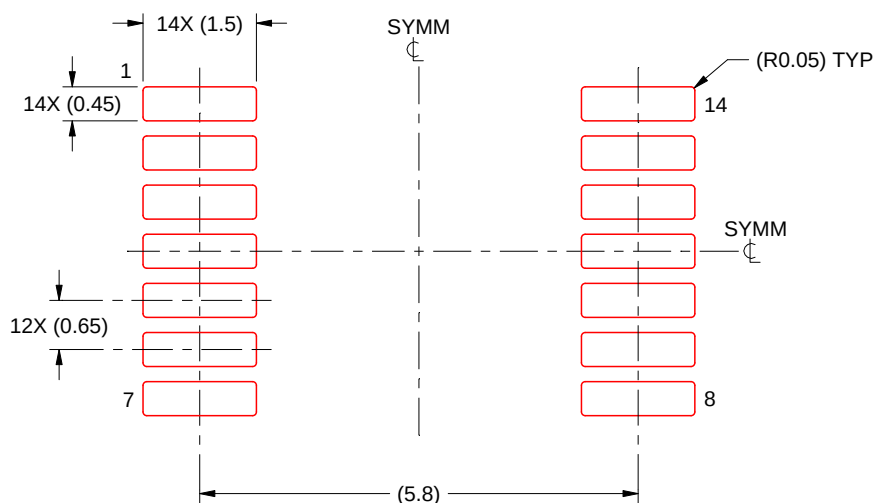
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220202/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月